

Cuprins

- 1. Introducere
- 2. Modele și limbaje pentru specificația sistemelor
- 3. Microcontrolere
- 4. Procesoare dedicate
- 5. Interfețe de comunicație
- 6. Periferice pentru sisteme dedicate
- 7. Dezvoltarea programelor
- 8. Sisteme de operare dedicate

Procesoare dedicate

- Procesoare ARM
- Procesoare PowerPC
- Procesoare Intel
- Procesoare AMD

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Istoric (1)

- *ARM – Advanced RISC Machine*
- Denumirea inițială: *Acorn RISC Machine*
- Arhitectura a fost proiectată la firma Acorn Computers (UK)
 - Primul procesor RISC comercial: *ARM1 (1985)*
 - Bazat pe procesorul *6502 (8 biți)*
 - Modificări:
 - Arhitectură RISC de 32 de biți
 - Lungime fixă a instrucțiunilor
 - Arhitectură *load/store*

Istoric (2)

- ARM2 (8 MHz) s-a utilizat în calculatorul personal Archimedes (1987)
- ARM3 (24 .. 33 MHz) conținea memorii cache de instrucțiuni și de date (1989)
- Dezvoltarea procesoarelor ARM a continuat în cadrul firmei ARM Ltd. (1990)
 - Acorn
 - VLSI Technology Inc.
 - Apple



Istoric (3)

- Următoarea versiune: ARM6
- Versiunile utilizate în prezent: ARM7 .. ARM11
- ARM Ltd.:
 - Proiectează arhitectura procesoarelor ARM
 - Licențiază proiectele către partenerii care fabrică procesoarele
 - Dezvoltă tehnologii pentru asistarea proiectării
 - Magistrale, periferice, instrumente software, plăci de dezvoltare, depanatoare

Parteneri ARM

The image displays a central logo for ARM, featuring a globe with the text "ARM in Partnership". Surrounding this central logo are numerous logos of partner companies, organized into four quadrants:

- ATAP Partners (Top Left):** Includes logos for WIN-FINITY, BARCO SILEX, SOTA, DNP, Infinite Technology Corporation, SIEMENS, NSW, STEPMIND, Think, MacroTech Research, Inc., COMIT SYSTEMS, YOGITECH, SIDA, SEODU INCHIF, WIPRO, MASA, ARCADIA Design Systems, TOPPAN, HOYA, INI, CORE, MAZ, SCIWORX, FARADAY, nordic, TALITY, parthus, SYNOPSIS, and FLETRONICS Semiconductor.
- Tools Partners (Top Right):** Includes logos for EPI, ASHLING, CoWare, YOKOGAWA, virtio, Green Hills, INNOVEDA, Computex, ADS, Tektronix, WindRiver, Sophia systems, Axis systems, Veracity, and Aptix.
- RTOS Partners (Bottom Left):** Includes logos for FIRMWARE SYSTEMS, realogy, eSOL, jmi, ONX, LINEO, ACCESS, PRECISE, GEOWORKS, US Software, Tao Systems, ArrayComm, Silicon Wave, KADAK Products Ltd., Microsoft, JAVA, AXE, OSE systems, Eonic, symbian, FirmiWORKS, WindRiver, MICROWARE, Sun, ETNOTEAM, Embedded System Products, LYNXWORKS, and CMX COMPANY.
- Software Partners (Bottom Right):** Includes logos for interniche technologies, inc., Microsoft, EMBLAZE Cellular Technology by GIG, FRONTIER, Packet Video, INTERTRUST THE METATRUST UTILITY, ERICSSON, ZI corporation, liquid audio, Bluetooth, symbian, ONX, Dolby, Symmetricom, CPS, and JAVA.

Other logos visible in the center and bottom right include: QUALCOMM, ZTEIC, GOODRICH, ERICSSON, OKI, MOTOROLA, ADMtek, NEC, TOSHIBA, intersil, LAMBDA, AMI, MICRONAS, PHILIPS, UMC, EPSON, Agilent Technologies, Chartered, SANYO, FUJITSU, ANALOG DEVICES, ALCATEL, LAUTERBACH, DATABYTE GMBH, cadence, agere, systems, Panasonic, intel, ZEEVO, Virata, SONY, YAMAHA, OAK, IBM, Triscend, ALTERA, cogeneity, PRAIRIECOM, Infinion, ZARLINK, RESONEXT, National Semiconductor, Packet Video, INTERTRUST, ERICSSON, ZI corporation, liquid audio, Bluetooth, symbian, ONX, Dolby, Symmetricom, CPS, and JAVA.

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Modelul de programare ARM (1)

- Arhitectură de 32 de biți
 - Semicuvânt: 16 biți
- 31 registre generale
 - 16 registre vizibile în orice moment
 - Celelalte registre: pentru creșterea vitezei de tratare a excepțiilor
 - R14: LR (*Link Register*)
 - R15: PC (*Program Counter*)
 - De obicei, R13 este indicatorul de stivă SP

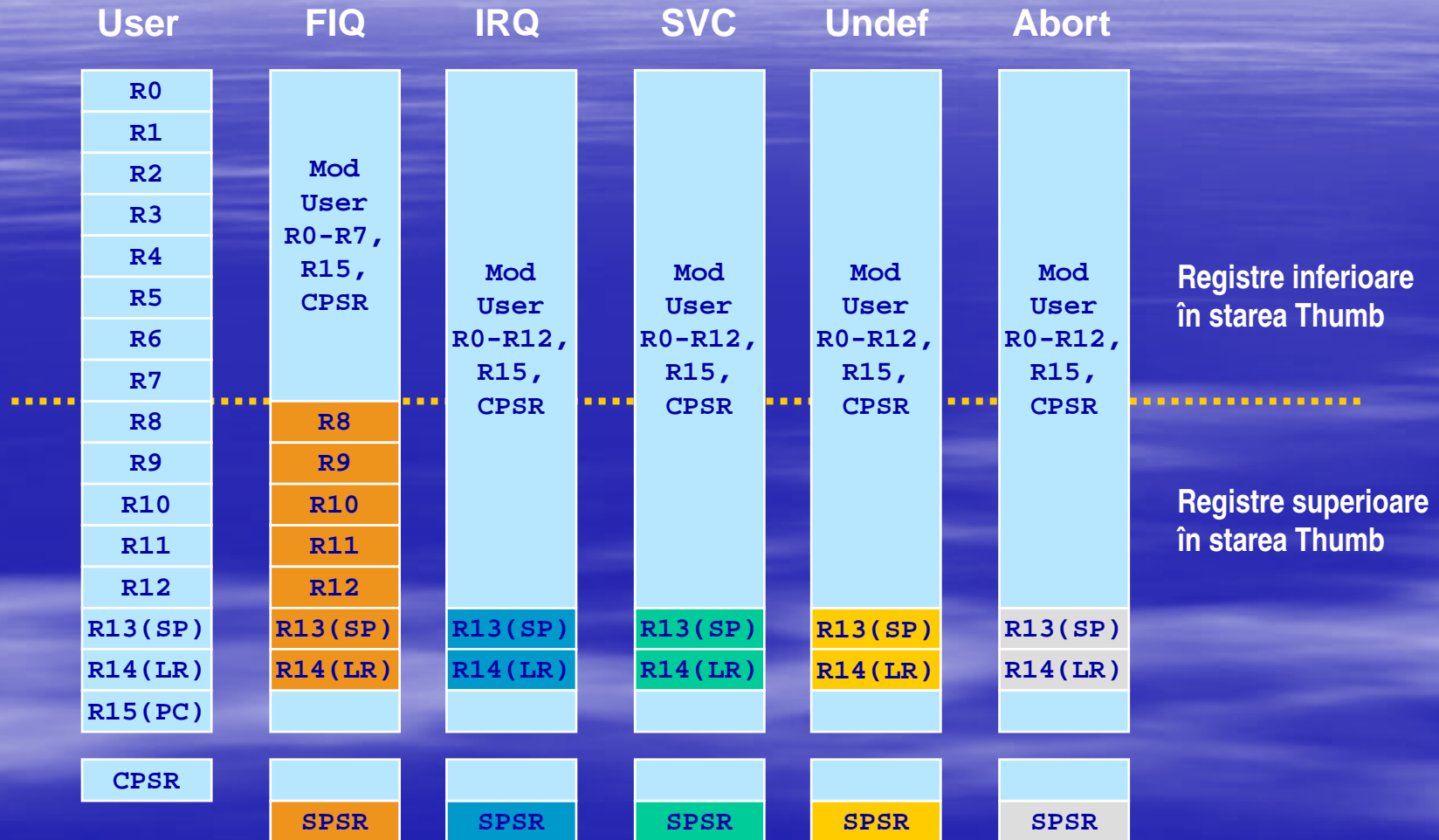
Modelul de programare ARM (2)

- Seturi de instrucțiuni:
 - Setul normal pe 32 de biți
 - Setul Thumb pe 16 biți
- Extensia DSP
 - Instrucțiuni MAC
 - Instrucțiuni pentru aritmetica saturată
- Extensia Jazelle
 - Execuția directă a codului Java

Modelul de programare ARM (3)

- Moduri ale procesorului
 - User: mod neprivilegiat
 - FIQ: întreruperi rapide (prioritate ridicată)
 - IRQ: întreruperi normale (prioritate joasă)
 - Supervisor: după reset sau o instrucțiune de întrerupere software
 - Abort: acces ilegal la memorie
 - Undefined: instrucțiuni nedefinite
 - System: mod privilegiat, cu acces la aceleași registre ca și modul utilizator

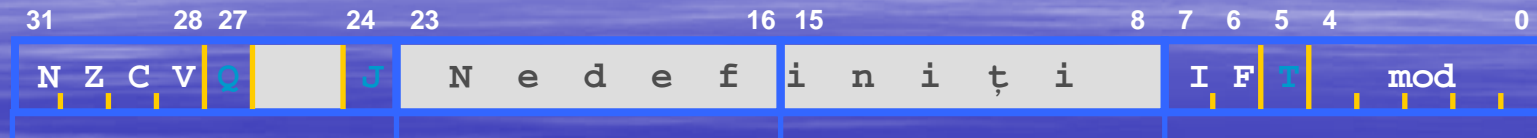
Modelul de programare ARM (4)



Modelul de programare ARM (5)

- Registre de stare
 - CPSR (*Current Program Status Register*)
 - Un registru dedicat
 - Conține starea curentă a procesorului
 - SPSR (*Saved Program Status Register*)
 - 5 registre dedicate, câte unul pentru fiecare mod de excepție
 - Conțin starea procesorului înaintea apariției excepției

Modelul de programare ARM (6)



- Indicatori de condiție: N, Z, C, V
- Indicatorul Q (extensia DSP): indică o condiție de saturație la o operație aritmetică
- Bitul J: J=1 dacă procesorul se află în starea Jazelle
- Biții de control
 - I=1 dezactivează întreruperile IRQ
 - F=1 dezactivează întreruperile FIQ
 - T=1 dacă procesorul se află în starea Thumb

Modelul de programare ARM (7)

- **Excepții**
 - Generate de surse interne sau externe
 - Se forțează execuția de la o adresă fixă
 - Tabela vectorilor de excepție conține instrucțiuni de salt
 - Starea procesorului trebuie salvată

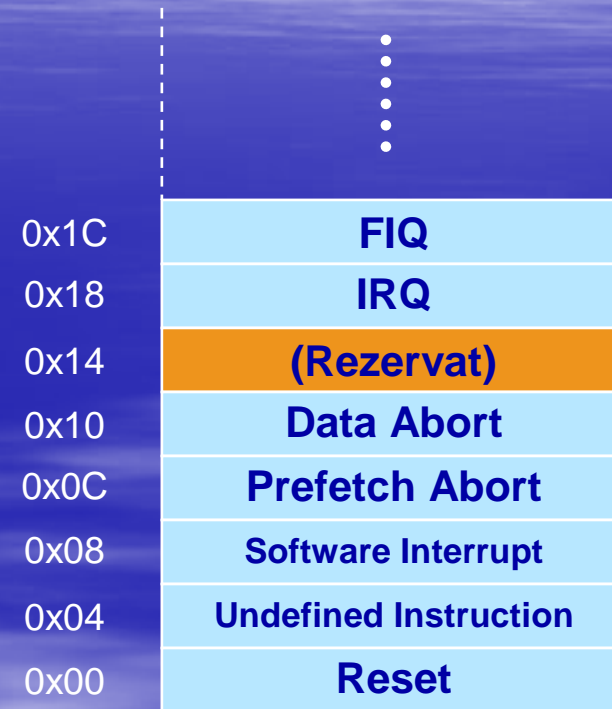


Tabela vectorilor

Modelul de programare ARM (8)

- Operații executate de procesor la apariția unei excepții:
 - Copiază CPSR în SPSR_<mod>
 - Setează biții din CPSR: stare ARM; dezactivare întreruperi
 - Salvează adresa de revenire în LR_<mod>
 - Încarcă adresa vectorului în PC
- Operații executate de rutina de tratare:
 - Reface CPSR din SPSR_<mod>
 - Reface PC din LR_<mod>

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Versiuni ale arhitecturii ARM (1)

- ARMv1

- Singura implementare: procesorul ARM1
- Adresare pe 26 de biți
- Fără instrucțiuni de înmulțire
- Instrucțiuni Load/Store pentru octeți, cuvinte și cuvinte multiple
- Instrucțiuni de salt și apel (BL)
- Instrucțiune de întrerupere software pentru apelul funcțiilor SO

Versiuni ale arhitecturii ARM (2)

■ ARMv2

- Adresare pe 26 de biți
- Instrucțiuni de înmulțire și înmulțire cu acumulare (MAC)
- Posibilitatea utilizării unor coprocesoare
- Două registre suplimentare pentru modul de întrerupere rapid FIQ
- Instrucțiuni Load/Store atomice (SWP, SWPB)
→ pentru sincronizarea proceselor

Versiuni ale arhitecturii ARM (3)

■ ARMv3

- Adresare pe 32 de biți
- S-a adăugat registrul CPSR și registre SPSR pentru fiecare mod
- S-au introdus modurile Abort și Undefined
- Variantele T: setul de instrucțiuni Thumb
- Variantele M: înmulțire $32 \times 32 \Rightarrow 64$
- Posibilitatea de a schimba ordinea octeților (*little-endian* sau *big-endian*)
- Implementări: ARM6, ARM7

Versiuni ale arhitecturii ARM (4)

- ARMv4
 - Instrucțiuni Load/Store pentru semicuvinte
 - Instrucțiuni Load cu extensie de semn pentru octeți și semicuvinte
 - S-a introdus modul privilegiat System
 - Implementări: StrongARM, ARM8, ARM9

Versiuni ale arhitecturii ARM (5)

- ARMv5

- Instrucțiune CLZ (*Count Leading Zeros*)
- Instrucțiune de suspendare a execuției pentru depanare (*breakpoint*)
- Variantele E: instrucțiuni DSP
- Variantele J: stare Java pentru accelerarea execuției codului Java
- Implementare: ARM10

Versiuni ale arhitecturii ARM (6)

- ARMv6

- Îmbunătățirea sistemului de gestiune a memoriei

- Reducerea timpului de încărcare pentru instrucțiuni și date
- Creșterea performanțelor cu până la 30%

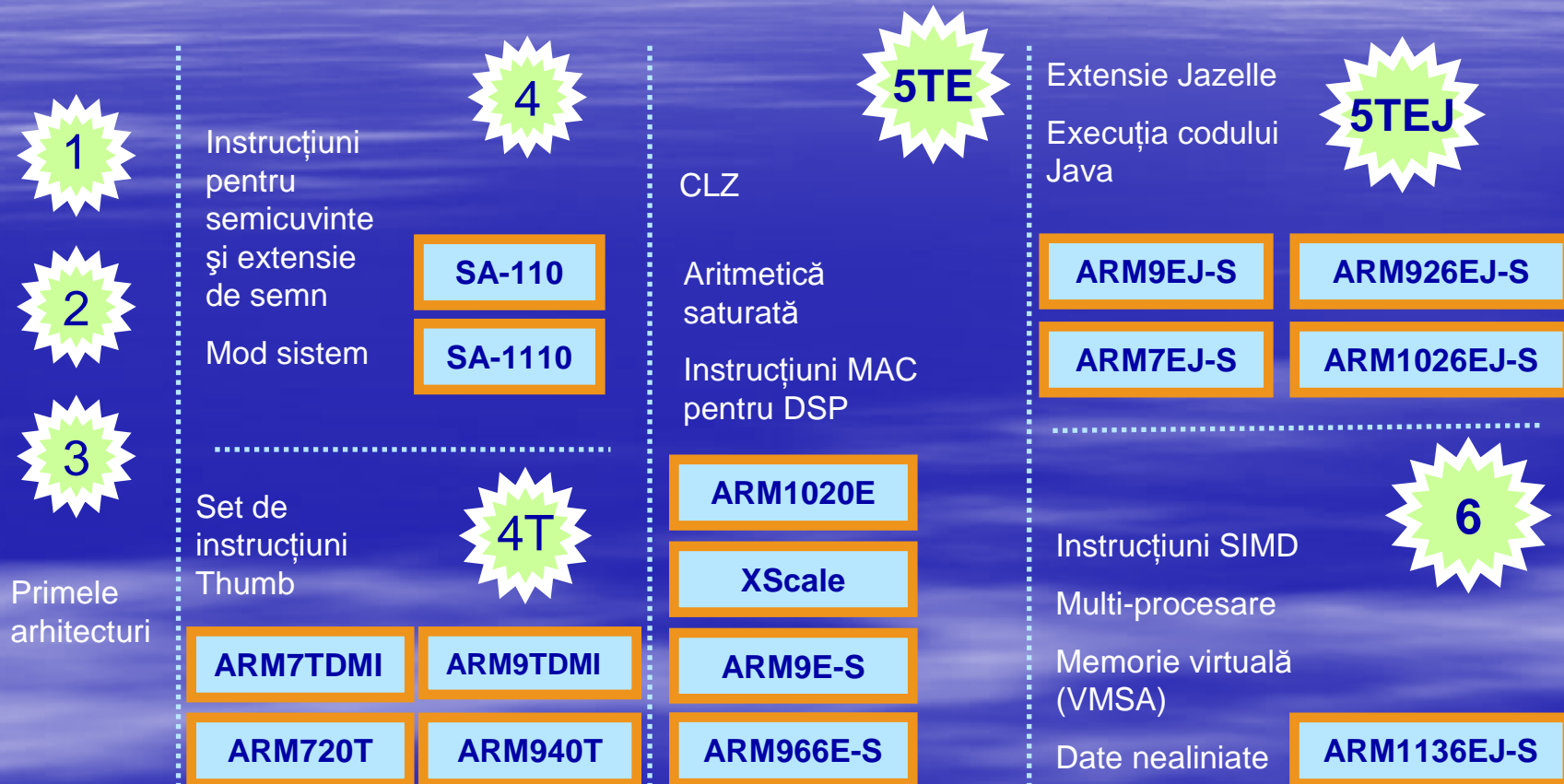
- Suport pentru sisteme multiprocesor

- Posibilitatea unor sisteme mai complexe de sincronizare pentru memoria partajată

Versiuni ale arhitecturii ARM (7)

- Instrucțiuni pentru aplicații multimedia
 - Set de instrucțiuni SIMD
 - Implementarea mai eficientă a aplicațiilor audio, video, grafică 3D
- Gestiunea mai eficientă a datelor
 - Suport pentru subsisteme cu ordinea diferită a octeților
 - Gestiunea unor date nealiniate
- Gestiunea mai eficientă a întreruperilor și a excepțiilor

Versiuni ale arhitecturii ARM (8)



Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Exemple de procesoare ARM (1)

- Familia ARM7

- ARM7TDMI: nucleu cu suport pentru depanare și emulare

- EmbeddedICE: logică pentru depanare bazată pe interfața JTAG

- ARM7TDMI-S: nucleu sintetizabil

- ARM720T: procesor cu memorie cache (8 KB), buffer de scriere, gestiunea memoriei

- Memorie virtuală → SO Linux, SymbianOS, WindowsCE

Exemple de procesoare ARM (2)

- Performanța: 36 MIPS la 40 MHz
- Posibilități de utilizare
 - Echipamente de rețea
 - Echipamente fără fir: telefoane celulare, PDA
 - Decodare pentru aparate TV
 - Sisteme de control pentru automobile
 - Imprimante
 - Decodare MP3 audio și MPEG4 video

Exemple de procesoare ARM (3)

- Familia ARM9E
 - ARM946E-S, ARM966E-S, ARM968E-S: macrocelule sintetizabile
 - ARM926EJ-S: conțin extensia Jazelle
 - Set de instrucțiuni DSP
 - Avantaje față de sistemele multiprocesor: complexitate și putere consumată reduse
 - EmbeddedICE-RT: logică pentru depanare pentru sisteme în timp real
 - Performanța: 165 MIPS la 150 MHz

Exemple de procesoare ARM (4)

- ARM VFP9-S: coprocesor vectorial pentru operații în VM
 - Performanțe ridicate
 - Putere consumată redusă
- Posibilități de utilizare
 - Unități de discuri magnetice
 - Aparare DVD
 - Recunoașterea și sinteza vocii
 - PDA și GPS
 - Telefoane
 - Automobile: ABS, controlul vitezei de croazieră

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Extensia Thumb (1)

- Set de instrucțiuni alternativ
 - Subset al instrucțiunilor ARM
 - Instrucțiunile sunt comprimate pe 16 biți
 - Instrucțiunile Thumb sunt decomprimate pe 32 de biți înainte de execuție
- Se pot combina cele două seturi
- Comutarea între starea ARM și starea Thumb: cu instrucțiunea *BX (Branch and eXchange)*
- Instrucțiunile Thumb utilizează un format cu două adrese

Extensia Thumb (2)

- **Avantaje:**
 - Reducerea necesarului de memorie
 - Reducerea puterii consumate
 - Reducerea costurilor
- **Limitări:**
 - Dimensiuni mai reduse ale operanzilor
 - Acces la doar 8 registre generale (MOV: pot accesa întregul set de registre)
 - Timp necesar pentru comutare

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Extensia DSP (1)

- Numeroase aplicații necesită algoritmi eficienți pentru prelucrarea semnalelor
 - Exemplu: algoritmul MP3 audio
- Arhitecturile ARMv5TE și ARMv6 conțin noi instrucțiuni DSP
 - Înmulțire 16x16 și 16x32
 - MAC 16x16 + 32, 32x16 + 32, 16x16 + 64
 - Adunare și scădere utilizând aritmetica saturată

Extensia DSP (2)

- Exemplu: Procesorul ARM9E
 - Nucleu ARM9TDMI
 - Arhitectură Harvard
 - Sistem pipeline cu 5 etaje
 - S-au adăugat doar componentele hardware strict necesare
 - Frecvența de funcționare este similară cu cea a nucleului ARM9TDMI (200 MHz)
 - Puterea consumată: 0,5 mW/MHz

Extensia DSP (3)

- Avantaje:
 - Se poate utiliza un singur procesor
 - Scade complexitatea și puterea consumată
- Aplicații:
 - Prelucrare audio: MP3, WMA, AAC
 - Unități de memorie externă
 - Echipamente de rețea
 - Telefoane și PDA
 - Sisteme de control pentru automobile

Procesoare ARM

- Istoric
- Modelul de programare ARM
- Versiuni ale arhitecturii ARM
- Exemple de procesoare ARM
- Extensia Thumb
- Extensia DSP
- Extensia Jazelle

Extensia Jazelle (1)

- Numeroase echipamente dedicate utilizează tehnologia Java
 - Portabilitate
 - Dezvoltare mai simplă comparativ cu C++
 - Securitate
 - Reprezentare eficientă în memorie (*bytecode*)
- Dezavantajele tehnologiei Java:
 - Performanța poate fi scăzută
 - Necesitatea conversiei în forma nativă

Extensia Jazelle (2)

- Metode de creștere a performanțelor
 - Compilare JIT (*Just-In-Time*)
 - Compilare AOT (*Ahead-Of-Time*)
 - Compilare dinamică DAC (*Dynamic Adaptive Compilation*)
 - Procesoare Java dedicate
 - Trebuie să existe și un procesor general
 - Coprocesoare Java
 - Extensii Java ale arhitecturii procesorului

Extensia Jazelle (3)

- Extensia Jazelle
 - Jazelle DBX (*Direct Bytecode eXecution*): execuția codului Java pe echipamente cu resurse limitate
 - Jazelle RCT (*Runtime Compilation Target*): suport pentru tehnicile JIT, AOT, DAC → limbajele Java, Python, Perl etc.
- Tehnologia Jazelle DBX
 - Implementare cablată
 - Starea Java: prin instrucțiunea BXJ

Extensia Jazelle (4)

- S-a adăugat un nou registru CPSR
- Unor registre li se asignează funcții specifice stării Java: SP, variabile locale
 - 4 elemente din vârful stivei sunt păstrate în reg.
- Întreruperile apărute în starea Java sunt tratate imediat
 - Nu este afectată performanța în timp real
 - Instrucțiunile Java sunt restartabile
- O parte a instrucțiunilor sunt emulate
- Instrucțiuni nedefinite: generează excepții

Extensia Jazelle (5)

- Suport software
 - Java Technology Enabling Kit (JTEK): conține secvențele de cod emulate (*Jazelle Support Code*)
 - Suport pentru diferite mașini virtuale Java
 - Suport pentru SO: WindowsCE, Linux, SymbianOS, PalmOS, SO în timp real
- Avantaje: creșterea vitezei (2x..4x); reducerea puterii consumate, a necesarului de memorie, a costurilor

Procesoare dedicate

- Procesoare ARM
- Procesoare PowerPC
- Procesoare Intel
- Procesoare AMD

Procesoare PowerPC

- Introducere
- Exemple de procesoare PowerPC
- PowerPC 750

Introducere (1)

- Arhitectura PowerPC a fost dezvoltată de firmele IBM, Apple și Motorola
- Combinație între arhitectura procesorului RIOS (IBM) și structura magistralei interne a procesorului 88100 (Motorola)
- Familie de procesoare RISC scalabile
- O arhitectură a setului de instrucțiuni la care aderă toți membrii familiei
- Arhitectura PowerPC a fost influențată de arhitectura precedentă IBM RT

Introducere (2)

- Este bazată pe arhitectura IBM POWER (*Performance Optimized With Enhanced RISC*)
- Modificările efectuate:
 - Creșterea frecvenței ceasului
 - Un grad mai ridicat de proiectare superscalară
 - Extinderea la o arhitectură de 64 de biți
 - Posibilitatea multiprocesării
- Procesoarele PowerPC sunt fabricate de IBM și Freescale Semiconductor (Motorola)

Procesoare PowerPC

- Introducere
- Exemple de procesoare PowerPC
- PowerPC 750

Exemple de procesoare PowerPC (1)

- PowerPC 601
 - Arhitectură de 32 de biți
 - 32 de registre generale
 - 32 de registre pentru VM (64 biți)
 - Poate lansa în execuție trei instrucțiuni pe ciclu de ceas
 - Memorie cache unificată de 32 KB
 - Frecvențe de funcționare: 50, 66 și 80 MHz

Exemple de procesoare PowerPC (2)

- PowerPC 603e
 - Arhitectură de 32 de biți
 - Memorii cache separate de instrucțiuni și de date (câte 16 KB)
 - Două unități de gestiune a memoriei
 - Cinci unități de execuție
 - Frecvențe de funcționare: 100, 166 și 200 MHz
 - Performanța: 271 MIPS la 200 MHz

Exemple de procesoare PowerPC (3)

- PowerPC 7400
 - Arhitectură de 32 de biți
 - Poate executa până la 8 instrucțiuni pe ciclu de ceas
 - Opt unități de execuție, dintre care două unități vectoriale *AltiVec* → multimedia
 - Memorii cache separate de instrucțiuni și de date (câte 32 KB)
 - Frecvențe de funcționare: 350, 400 și 450 MHz (825 MIPS)

Procesoare PowerPC

- Introducere
- Exemple de procesoare PowerPC
- PowerPC 750

PowerPC 750

- PowerPC 750

Bibliografie

- Baruch, Z. F., Structura sistemelor de calcul, Editura Albastră, 2004, ISBN 973-650-143-4.